

# CS60ALE

# 「U1AHAA」

(3V電源 10ビット 1.0MSPS A/Dコンバータ)

## 仕様書

第2版 1996年10月28日

富士通株式会社

1. 本書に記載された製品および製品の仕様につきましては、製品改善のため予告なしに変更する場合があります。したがって、ご使用を検討の際には、本書に記載の情報が最新のものであることを弊社営業担当あるいは弊社特約店営業担当にご確認下さい。
2. 本書に記載された情報や図面等の使用に起因した、第三者の所有する特許権・工業所有権及びその他の権利侵害に対し、当社はその責任を負うものではありませんのでご了承下さい。
3. 本書に記載された内容を、当社に無断で転載または複製することはご遠慮下さい。
4. 本書に記載の全製品ならびにそれに関連する消耗品等及び役務について、ご購入の際、消費税が付加されますのでご承知おき願います。
5. 本書に記載された製品は、「外国為替及び外国貿易管理法」に基づく戦略物資等（または特定技術）に該当します。したがって、本製品またはその一部を輸出する場合には、同法に基づく許可が必要とされます。

©1996 FUJITSU LIMITED Printed in Japan

## 改版履歴

版数	日付	変更ページ	変更内容
1	1996.03.15		新規作成
2	1996.10.28	P 4	4. 電気的特性 ・電源電流の項目でTYP値を3.6mAに変更 ・微分直線性誤差の項目でMIN, MAX値をそれぞれ-1.9, +1.9に変更

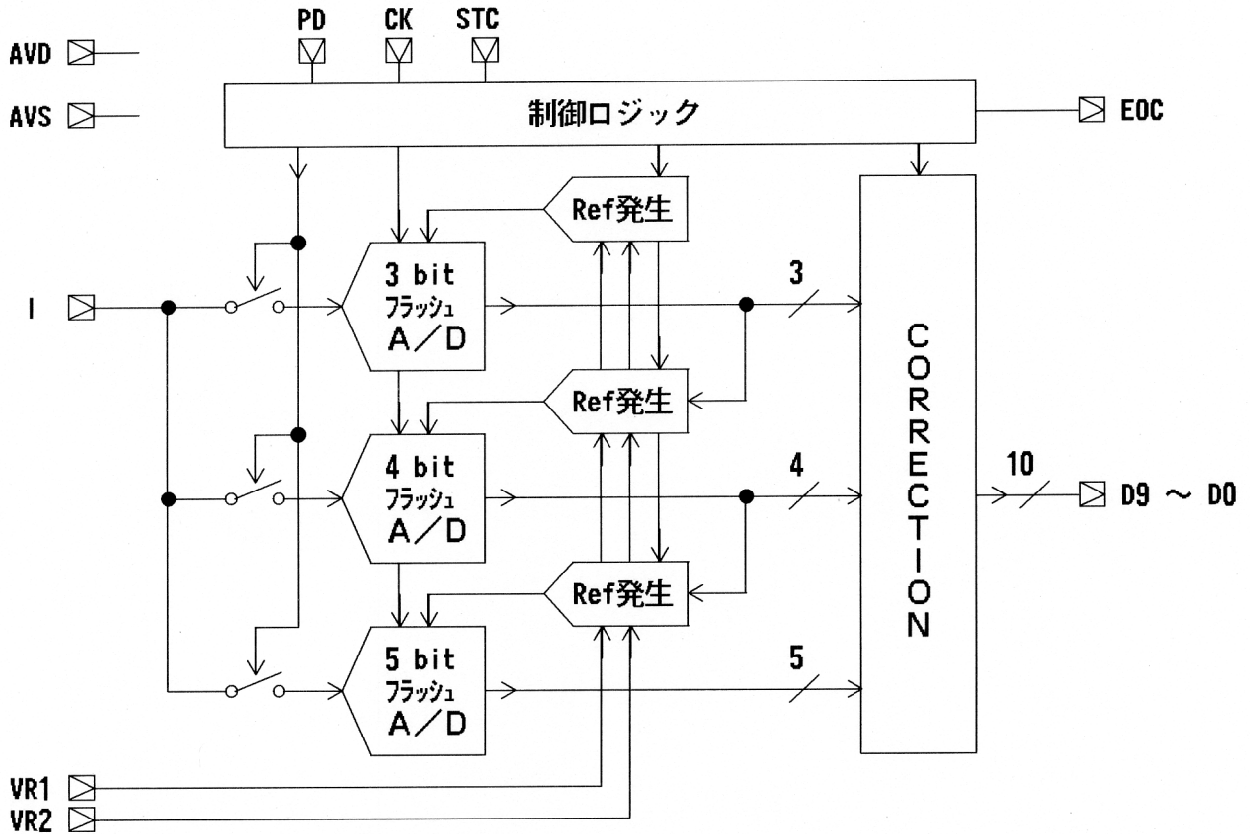
## 目次

1. 特徴 .....	3
2. ブロック図 .....	3
3. 推奨動作条件 .....	4
4. 電気的特性 .....	4
5. 入出力対応表 .....	5
6. タイミング仕様 .....	6
7. セル特性表 .....	7
8. シミュレーション .....	8

## 1. 特徴

- 本A/Dコンバータ「U1AHAA」は、3V電源、10ビット、1.0MSPSの仕様でA/D変換をします。
- 変換方式は直並列型。サンプル&ホールド回路内蔵。
- デジタル出力は、10ビットパラレル出力。
- パワーダウン機能あり。

## 2. ブロック図



端子名	I/O	属性	端子説明	
PD	I	Digital	"1"でパワーダウン、"0"で通常動作。	
CK	I	Digital	変換クロック。2サイクルで1回のA/D変換を行います。	
STC	I	Digital	変換起動端子。 "1"で変換開始し、"0"となるまで連続変換を行います。	
EOC	O	Digital	変換終了フラグ。"H"で変換終了を意味します。	
D9~D0	O	Digital	デジタル出力端子。(D9:MSB, D0:LSB)	
I	I	Analog	アナログ入力端子。	
VR1	I	Analog	基準電圧端子(+)	1LSB = (VR1-VR2)/1024
VR2	I	Analog	基準電圧端子(-)	
AVD/AVS	I	Analog	アナログ電源端子/アナログGND端子。	

### 3. 推奨動作条件

条件: AVD=VDD, AVS=VSS

項目	記号	端子名	規格			単位	備考
			MIN	TYP	MAX		
電源電圧	Vdd	VDD	2.7	3.0	3.6	V	
基準電圧	VR1	VR1	—	—	Vdd	V	
	VR2	VR2	VSS	—	—	V	
アナログ入力電圧	VIN	I	VR2-0.3	—	VR1+0.3	V	
動作温度	Ta		-40	25	85	°C	

### 4. 電気的特性

条件: Vdd=2.7~3.6V, Ta=-40~85°C

項目	規格			単位	備考
	MIN	TYP	MAX		
電源電流 【アナログ+デジタル】	—	3.6	—	mA	CK=2MHZ(変換時間 1.0μs時)
	—	0	0.1	μA	パワーダウン時
基準電源電流 【VR1-VR2 間】	—	470	—	μA	VR1=3.0V, VR2=0.0V 時
	—	0	0.1	μA	パワーダウン時
非直線性誤差	-2.5	—	+2.5	LSB	
微分直線性誤差	-1.9	—	+1.9	LSB	
アナログ入力容量	—	40	—	pF	

## 5. 入出力対応表

条件：VR1=3.0V, VR2=0.0V

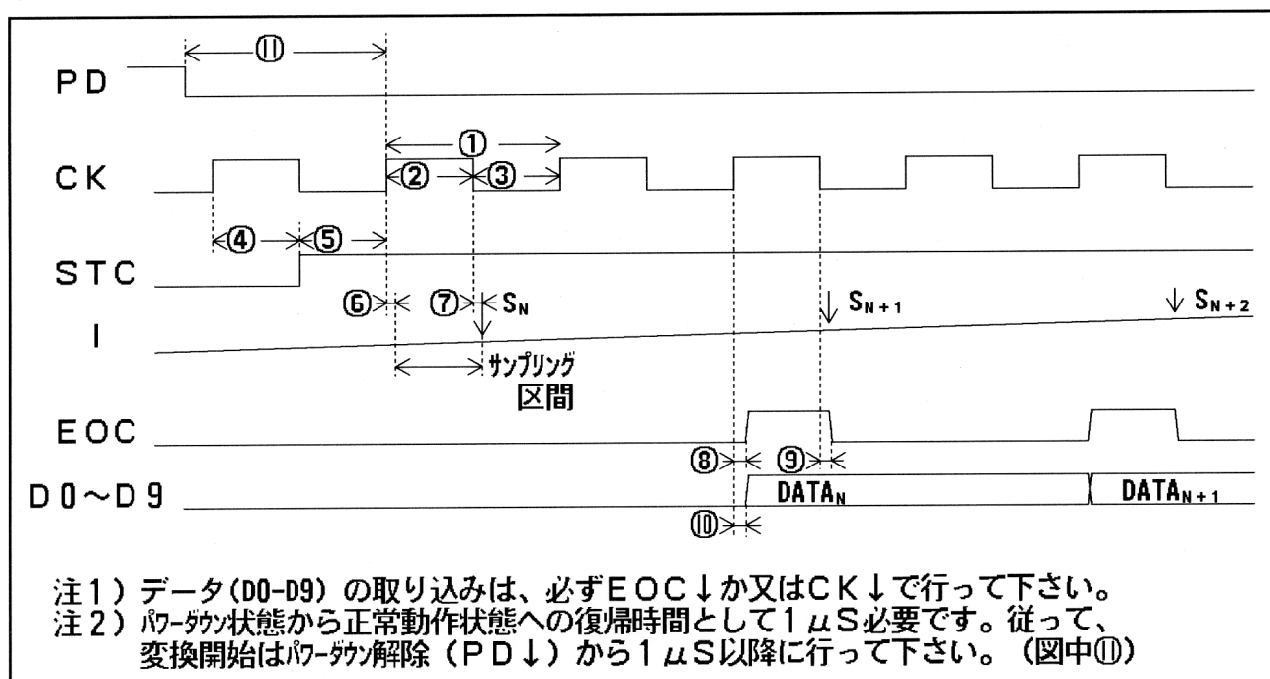
アナログ入力電圧		出力端子名									
算出式	[mV]	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
VR2+1023LSB ~	2997.1~	1	1	1	1	1	1	1	1	1	1
VR2+1022LSB ~ VR2+1023LSB	2994.1~2997.1	1	1	1	1	1	1	1	1	1	0
VR2+1021LSB ~ VR2+1022LSB	2991.2~2994.1	1	1	1	1	1	1	1	1	0	1
⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮
VR2+ 513LSB ~ VR2+ 514LSB	1502.9~1505.9	1	0	0	0	0	0	0	0	0	1
VR2+ 512LSB ~ VR2+ 513LSB	1500.0~1502.9	1	0	0	0	0	0	0	0	0	0
VR2+ 511LSB ~ VR2+ 512LSB	1497.1~1500.0	0	1	1	1	1	1	1	1	1	1
⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮
VR2+ 2LSB ~ VR2+ 3LSB	5.9~ 8.8	0	0	0	0	0	0	0	0	1	0
VR2+ 1LSB ~ VR2+ 2LSB	2.9~ 5.9	0	0	0	0	0	0	0	0	0	1
~ VR2+ 1LSB	~ 2.9	0	0	0	0	0	0	0	0	0	0
パワーダウン時		0	0	0	0	0	0	0	0	0	0

<算出式>

$$1 \text{ LSB} = (\text{VR1} - \text{VR2}) / 1024$$

## 6. タイミング仕様

〔タイミング図〕



〔タイミング規格〕

条件: VDD=2.7~3.6V, T<sub>a</sub>=-40~85℃

番号	項目	規格			単位	備考
		MIN	TYP	MAX		
①	クロック周期 T <sub>CK</sub>	0.50	—	50	μS	
②	クロック"H"幅 T <sub>WH</sub>	245	—	—	nS	
③	クロック"L"幅 T <sub>WL</sub>	245	—	—	nS	
④	STC ホールド時間	—	>3.0	—	nS	VDD=3V Typ
⑤	STC セットアップ時間	—	>4.0	—	nS	
⑥	CK↑⇒サンプリング開始時間	—	29.0	—	nS	VDD=3V Typ
⑦	CK↓⇒サンプリング終了時間	—	13.0	—	nS	
⑧	CK↑⇒EOC↑遅延時間	—	29.0	—	nS	VDD=3V Typ
⑨	CK↓⇒EOC↓遅延時間	—	13.0	—	nS	
⑩	CK↑⇒D0-D9遅延時間	—	29.0	—	nS	
⑪	PD↓⇒変換開始時間	1.0	—	—	μS	

## 7. セル特性表

"CS60ALE" version							
Cell Name	Function				BC	AREA	
U1AHAA	10bit 1.0MSPS A/Dコンバータ				59313	0.478mm <sup>2</sup>	
Cell Symbol			Propagation Delay Parameter				
			to [ps]	KCL [ps/pF]	$\alpha$	$\beta$	Path
			29000 *2 13000 *2	0 *2 0 *2	0 *2 0 *2	0 *2 0 *2	CK(U) → EOC(U) CK(D) → EOC(D)
			29000 *2 29000 *2	0 *2 0 *2	0 *2 0 *2	0 *2 0 *2	CK(U) → Dn (U) CK(U) → Dn (D)
			1310 *2	0 *2	0 *2	0 *2	PD(U) → EOC(D)
			960 *2	0 *2	0 *2	0 *2	PD(U) → Dn (D)
			1250 *2	0 *2	0 *2	0 *2	STC(D) → EOC(D)
			900 *2	0 *2	0 *2	0 *2	STC(D) → Dn (D)
Input Pin Parameter			Timing Parameter				
Name	Load [pF]		Pin	Type	Symbol	Typ [pS]	
PD	0.02 *2		STC, CLK	setup	TSD	4000 *2	
CK	0.04 *2						hold
STC	0.02 *2						
AVD, AVS	0*1						
VR1, VR2, I	0*1						
Output Pin Parametameter							
Name	Drive [pF]	Sig.	TSD [pF]	KSCL [PS/PF]			
D9~D0	0.8*2	up dn	0*2 0*2	0*2 0*2			
EOC	0.8*2	up dn	0*2 0*2	0*2 0*2			
*1 : 数値は便宜上の値であり、実際の値ではありません。							
*2 : 暫定値							

## 8. シミュレーション

ロジックシミュレーション時の端子説明および動作表を示します。

### 1. シミュレーション時の端子説明

端子名	I/O	端子説明
PD	I	"1" でパワーダウン、"0" で通常動作。
CK	I	変換クロック。2サイクルで1回のA/D変換を行います。
STC	I	変換起動端子。 "1" で変換開始し、"0" となるまで連続変換を行います。
EOC	O	変換終了フラグ。"H" で変換終了を意味します。
D9~D0	O	デジタル出力端子。(D9:MSB, D0:LSB)
I	I	アナログ入力端子。
VR1	I	基準電圧端子 (+)。 常時 "1" を入力して下さい。
VR2	I	基準電圧端子 (-)。 常時 "0" を入力して下さい。
AVD	I	アナログ電源端子。 常時 "1" を入力して下さい。
AVS	I	アナログGND端子。 常時 "0" を入力して下さい。

### 2. シミュレーション時の動作表

入力								出力		
AVD	AVS	VR1	VR2	PD	STC	CK	I	EOC	D0~D8	D9
X	X	X	X	1	X	X	X	L	L	L
X	X	X	X	X	0	X	X	L	L	L
X	X	1	0	0	1	2Puls	0	Puls	X	L
X	X	1	0	0	1	2Puls	1	Puls	X	H
X	X	1	0	0	1	2Puls	X	Puls	X	X
X	X	0	X	0	1	2Puls	X	Puls	X	X
X	X	X	1	0	1	2Puls	X	Puls	X	X