

CS60ALE

「U1DS8A」

(3V電源 8ビット 200KSPS D/Aコンバータ)

仕様書

第2版 1996年10月28日

富士通株式会社

1. 本書に記載された製品および製品の仕様につきましては、製品改善のため予告なしに変更する場合があります。したがって、ご使用を検討の際には、本書に記載の情報が最新のものであることを弊社営業担当あるいは弊社特約店営業担当にご確認下さい。
2. 本書に記載された情報や図面等の使用に起因した、第三者の所有する特許権・工業所有権及びその他の権利侵害に対し、当社はその責任を負うものではありませんのでご了承下さい。
3. 本書に記載された内容を、当社に無断で転載または複製することはご遠慮下さい。
4. 本書に記載の全製品ならびにそれに関連する消耗品等及び役務について、ご購入の際、消費税が付加されますのでご承知おき願います。
5. 本書に記載された製品は、「外国為替及び外国貿易管理法」に基づく戦略物資等（または特定技術）に該当します。したがって、本製品またはその一部を輸出する場合には、同法に基づく許可が必要とされます。

©1996 FUJITSU LIMITED Printed in Japan

改版履歴

版数	日付	変更ページ	変更内容
1	1996.03.15		新規作成
2	1996.10.28	P 4	3. 推奨動作条件表 ・基準電圧の項目で備考にVRP3-VRN3 $\geq 0.12V$ を追加 ・基準電圧の項目でT. B. Dを正式値に変更

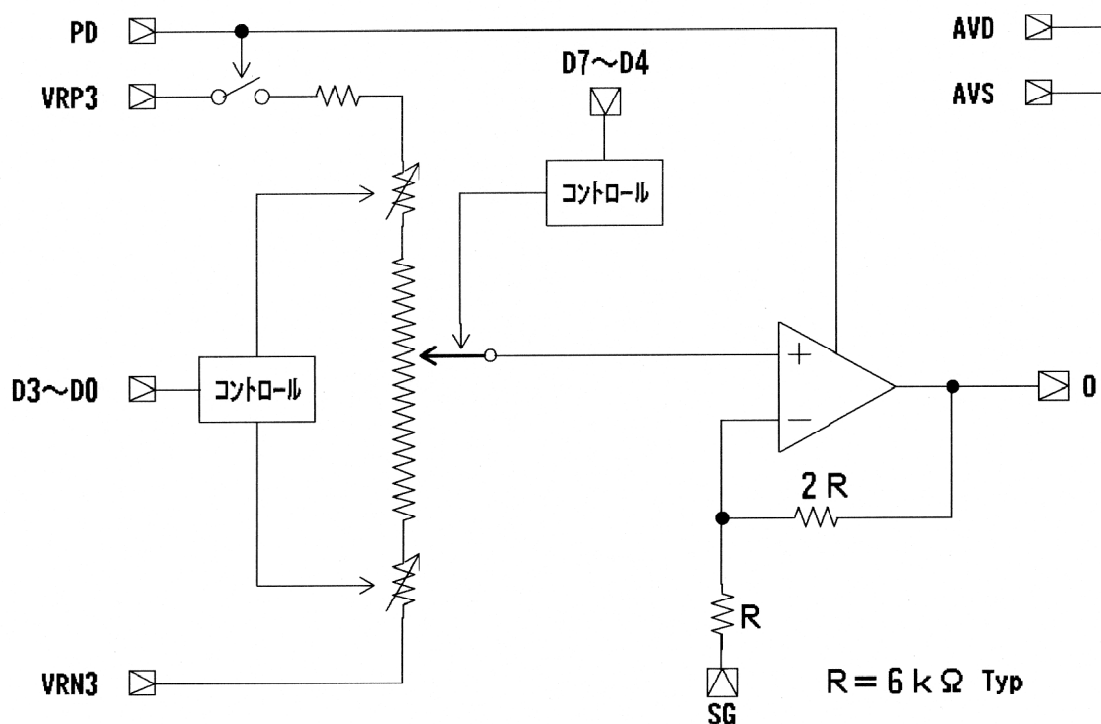
目次

1. 特徴	3
2. ブロック図	3
3. 推奨動作条件	4
4. 電気的特性	4
5. 入出力対応表	5
6. セル特性表	6
7. シミュレーション	7

1. 特徴

- 本D/Aコンバータ「U1DS8A」は、3V電源、8ビット、200KSPSの仕様でD/A変換をします。
- 変換方式は抵抗ストリング型。
- デジタル入力は、8ビットパラレル入力。
- パワーダウン機能あり。

2. ブロック図



VRP3-VRN3 間の抵抗 = 128 kΩ Typ

端子名	I/O	属性	端子説明	
PD	I	Digital	"1" でパワーダウン、"0" で通常動作。	
D7~D0	I	Digital	D/A変換器のデジタル入力。(D7:MSB, D0:LSB)	
VRP3	I	Analog	基準電圧端子(+)	1LSB = 3 × (VRP3 - VRN3) / 256
VRN3	I	Analog	基準電圧端子(-)	
SG	I	Analog	基準電圧端子。(+) と (-) の中心電圧を供給。	
O	O	Analog	D/A変換器のアナログ出力。	
AVD/AVS	I	Analog	アナログ電源端子/アナログGND端子。	

3. 推奨動作条件

条件: AVD=VDD, AVS=VSS

項目	記号	端子名	規格			単位	備考
			MIN	TYP	MAX		
電源電圧	Vdd	VDD	2.7	3.0	3.6	V	
基準電圧	VRP3	VRP3	$1/4V_{dd}+1$	$7/12V_{dd}$	$V_{dd}-0.9$	V	$VRP3-VRN3 \geq 0.12V$
	VRN3	VRN3	1.2	$5/12V_{dd}$	$V_{dd}-1.4$	V	
	VSG	SG	VR-10m	$1/2V_{dd}$	VR+10m	V	$VR=1/2*(VRP3+VRN3)$
出力負荷抵抗	RL	0	15	—	—	k Ω	対 VSG
出力負荷容量	CL	0	—	—	100	pF	
動作温度	Ta		-40	25	85	°C	

4. 電気的特性

条件: Vdd=2.7~3.6V, Ta=-40~85°C

項目	規格			単位	備考
	MIN	TYP	MAX		
電源電流 [アナログ+デジタル]	—	0.3	0.6	mA	動作時*1
	—	0	0.1	μA	パワーダウン時*1
基準電源電流 [VRP3-VRN3 間]	—	3.9	5.5	μA	VRP3=1.75V, VRN3=1.25V 時
	—	0	0.1	μA	パワーダウン時
基準電源電流 [SG 入力電流]	0	± 42	± 60	μA	VRP3=1.75V, VRN3=1.25V 時
	—	0	0.1	μA	パワーダウン時
絶対誤差	-50	—	+50	mV	
非直線性誤差	-1.0	—	+1.0	LSB	
微分直線性誤差	-0.5	—	+0.5	LSB	
セトリング時間	—	—	5.0	μS	
グリッチ	—	T.B.D	—	LSB* μS	

*1: デジタル入力は変化させず固定 (ALL"0")

5. 入出力対応表

条件：VRP3=1.75V, VRN3=1.25V, SG=1.50V

入力コード値	入力端子名									出力電圧[mV]
	PD	D7	D6	D5	D4	D3	D2	D1	D0	
255	0	1	1	1	1	1	1	1	1	2244.1
254	0	1	1	1	1	1	1	1	0	2238.3
253	0	1	1	1	1	1	1	0	1	2232.4
⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮
129	0	1	0	0	0	0	0	0	1	1505.9
128	0	1	0	0	0	0	0	0	0	1500.0
127	0	0	1	1	1	1	1	1	1	1494.1
⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮
2	0	0	0	0	0	0	0	1	0	761.7
1	0	0	0	0	0	0	0	0	1	755.9
0	0	0	0	0	0	0	0	0	0	750.0
パワー時	1	X	X	X	X	X	X	X	X	1500(=SG)

<算出式>

- ・ 出力電圧 = $3 \times ((\text{VRP3} - \text{VRN3}) \times \text{入力コード値} / 256 + \text{VRN3}) - 2 \times \text{SG}$
- ・ $1 \text{ LSB} = 3 \times (\text{VRP3} - \text{VRN3}) / 256$

6. セル特性表

"CS60ALE" version										
Cell Name	Function						BC	AREA		
U1DS8A	8 bit 200KSPS D/Aコンバータ						10652	0.086mm ²		
Cell Symbol				Propagation Delay Parameter						
				to [ps]	KCL [ps/pF]	α	β	Path		
				100000 *1	0 *1	0 *1	0 *1	Dn(U) → 0(U)		
				100000 *1	0 *1	0 *1	0 *1	Dn(D) → 0(D)		
				100000 *1	0 *1	0 *1	0 *1	PD(U) → 0(X)		
				100000 *1	0 *1	0 *1	0 *1	PD(D) → 0(U)		
				100000 *1	0 *1	0 *1	0 *1	PD(D) → 0(D)		
Input Pin Parameter		Output Pin Parameter					Timing Parameter			
Name	Load [pF]	Name	Drive [pF]	Sig.	TSO [pF]	KSCL [PS/PF]	Pin	Type	Symbol	Typ [pS]
AVD	0.04 *1	0	9999*1	up dn	0*1 0*1	0*1 0*1				
AVS	0.04 *1									
VRP3	0.04 *1									
SG	0.04 *1									
VRN3	0.04 *1									
PD	0.40									
D7	0.16									
D6	0.16									
D5	0.16									
D4	0.16									
D3	0.60									
D2	0.60									
D1	0.60									
D0	0.60									
*1 : 数値は便宜上の値であり、実際の値ではありません。										

7. シミュレーション

ロジックシミュレーション時の端子説明および動作表を示します。

1. シミュレーション時の端子説明

端子名	I/O	端子説明
PD	I	"1" でパワーダウン、"0" で通常動作。
D7~D0	I	デジタル入力。(D7:MSB,D0:LSB)
VRP3	I	基準電圧(+)端子。常時"1"を入力して下さい。
VRN3	I	基準電圧(-)端子。常時"0"を入力して下さい。
SG	I	基準電圧中心端子。常時"1"を入力して下さい。
O	O	アナログ出力端子。
AVD	I	アナログ電源端子。常時"1"を入力して下さい。
AVS	I	アナログGND端子。常時"0"を入力して下さい。

2. シミュレーション時の動作表

入力														出力
AVD	AVS	VRP3	VRN3	SG	PD	D7	D6	D5	D4	D3	D2	D1	D0	O
1	0	1	0	1	0	1	1	1	1	1	1	1	1	H
1	0	1	0	1	0	0	0	0	0	0	0	0	0	L

注) 上記入力の組み合わせ以外では、出力「O」は全て "X" となります。