

出カイネーブルレジスタ

出力端子 IADR<31:30>、IADR<13:0>、DREAD、DWRITE、ASIIU<3:0>、SIZEIU<1:0>及び入出力端子 IDATA<31:0>の出力を有効にするレジスタです。本レジスタの OE ビットに“1”を設定することにより、これらの端子が使用可能となります。また、IADR 及び IDATA 端子は本レジスタの IBUS ビットによりデータバス又は命令バスのどちらかを選択することができます。但し、命令バスを選択した場合には IDATA 端子は出力オンリーとなります。

ASI=0x01

ADR=0x30200

31			2	1	0
Reserved				IBUS	OE

bit31-2: Reserved (“0” 書込み、読み出し不定)

bit1 : コアの内部バスのうち、データバス又は命令バスのどちらかを選択するビットです。本ビットが“0”の時、データバス、“1”の時、命令バスが選択され、端子 ABUS, DBUS が選択されたモードで動作します。リセット時、本ビットは“0”です。

bit1	bit0	端子 IADR	端子 IDATA
0	1	データバスのアドレス	データバスのデータ
1	1	命令バスのアドレス	命令バスのデータ
-	0	“L” 出力	“L” 出力

bit0 : 端子 IADR, IDATA, DREAD, DWRITE, ASIIU, SIZEIU の出力をイネーブルにするビットです。本ビットが“1”の時、端子 IADR, IDATA, DREAD, DWRITE, ASIIU, SIZEIU の出力をイネーブルにし、“0”の時、端子 IADR, IDATA, DREAD, DWRITE, ASIIU, SIZEIU を“L”の状態にします。リセット時、本ビットは“0”です。

追加端子の説明

端子記号	端子名称	入出力	説明								
IADR<31:30> IADR<13:0>	INTERNAL ADDRESS BUS	0	内部アドレスバス出力です。出力イネーブルレジスタの (bit1, bit0) が (0, 1) の時、ハーバードバスのうちデータバスのアドレスが出力され、(bit1, bit0) が (1, 1) の時、ハーバードバスの命令バスのアドレスが出力されます。命令バスのアドレスが選択された場合には下位 2 ビットは “L” を出力します。 本端子は内部クロックで動作しますので本端子を使用する場合には、タイミングには注意してください。 本端子を使用しない場合には、出力イネーブルレジスタの bit0 を “0” に設定すると本端子は “L” 出力固定となり、端子の出力遷移によるノイズ及び消費電流を抑えることができます。								
IDATA<31:0>	INTERNAL DATA BUS	I/O	内部データバス入出力端子です。出力イネーブルレジスタの (bit1, bit0) が (0, 1) の時、ハーバードバスのうちデータバスとのデータのやりとりが可能になり、端子 DREAD が “H”、ASI が (01)₁₆、IADR<31:30>が(00)以外の時、本端子は入力となり、それ以外はデータバスのデータを出力します。端子 DREAD が “H”、ASI が (01)₁₆ で IADR<31:30>が(00)以外の場合、直接ハーバードバスへ本端子から書き込むことができます。出力イネーブルレジスタの (bit1, bit0) が (1, 1) の場合、ハーバードバスのうち命令バスのデータを出力します。この場合、本端子は出力オンリーとなります。 本端子は内部クロックで動作します(ノンウェイト) ので本端子を使用する場合には、タイミングには注意してください。 本端子を使用しない場合には、出力イネーブルレジスタの bit0 を “0” に設定すると本端子は “L” 出力固定となり、端子の出力遷移によるノイズ及び消費電流を抑えることができます。								
ASIIU<3:0>	ADDRESS SPACE IDENTIFIERS (IU)	0	IU からの ASI 端子です。出力イネーブルレジスタの bit0 が “1” の時、IU から出力される ASI を出力します。 本端子を使用しない場合には、出力イネーブルレジスタの bit0 を “0” に設定すると本端子は “L” 出力固定となり、端子の出力遷移によるノイズ及び消費電流を抑えることができます。								
SIZEIU<1:0>	SIZE(IU)	0	IU からの SIZE 端子です。出力イネーブルレジスタの bit0 が “1” の時、IU からバイト、ハーフワード、ワードのアクセスタイプを示します。DREAD が “H” 又は DWRITE が “H” のときのみ有効です。 <table border="1"><tr><td>SIZE<1:0></td><td>アクセスタイプ</td></tr><tr><td>(00)</td><td>バイト</td></tr><tr><td>(01)</td><td>ハーフワード</td></tr><tr><td>(1x)</td><td>ワード</td></tr></table> x : Don't Care 本端子を使用しない場合には、出力イネーブルレジスタの bit0 を “0” に設定すると本端子は “L” 出力固定となり、端子の出力遷移によるノイズ及び消費電流を抑えることができます。	SIZE<1:0>	アクセスタイプ	(00)	バイト	(01)	ハーフワード	(1x)	ワード
SIZE<1:0>	アクセスタイプ										
(00)	バイト										
(01)	ハーフワード										
(1x)	ワード										

【続く】

【続き】

端子記号	端子名称	入出力	説明
DREAD	DATA BUS READ	0	データバスリード端子です。出力イネーブルレジスタのbit0 が“1”の時、本端子が“H”になるとIUがload命令を実行していることを示します。本端子が“H”，ASI が(01) ₁₆ ，IADR<31:30>が(00) ₂ ，データバスを選択している時、ハーバードバスのデータバスにIDATA 端子からデータを供給できます。本端子は内部クロックで動作します(ノンウェイト) ので本端子を使用する場合には、タイミングには注意してください。 本端子を使用しない場合には、出力イネーブルレジスタのbit0 を“0”に設定すると本端子は“L”出力固定となり、端子の出力遷移によるノイズ及び消費電流を抑えることができます。
DWRITE	DATA BUS WRITE	0	データバスライト端子です。出力イネーブルレジスタのbit0 が“1”の時、本端子が“H”になるとIUがstore命令を実行していることを示します。本端子は内部クロックの“L”区間だけ“H”となり、IDATA 端子のデータをレジスタに書き込むことが可能です。 本端子を使用しない場合には、出力イネーブルレジスタのbit0 を“0”に設定すると本端子は“L”出力固定となり、端子の出力遷移によるノイズ及び消費電流を抑えることができます。
DIO	DATA INPUT/OUTPUT	0	D<31:0>の入出力制御端子です。本端子が“H”の時、端子 D<31:0>が入力状態であることを示し、“L”の時、端子 D<31:0>が出力状態であることを示します。
AIO	ADDRESS INPUT/OUTPUT	0	ADR<31:2>の入出力制御端子です。本端子が“H”の時、端子 ADR<31:2>が入力状態を示し、“L”の時、端子 ADR<31:2>が出力状態であることを示します。
CNTIO	CONTROL INPUT/OUTPUT	0	BE#<3:0>，ERROR#，AS#，RDWR#，ASI<7:0>の入出力制御端子です。本端子が“H”の時、BE#<3:0>，ERROR#，AS#，RDWR#，ASI<7:0>がHigh-Z状態を示し、“L”の時、BE#<3:0>，ERROR#，AS#，RDWR#，ASI<7:0>が出力状態であることを示します。

ハーバードバスタイムチャート

内部動作×5の場合

